

ONE-CHIP MICROCOMPUTER

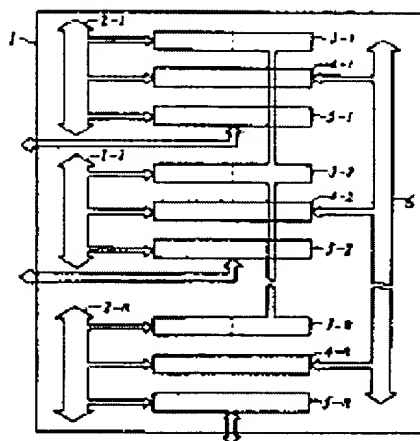
Patent number: JP62168260
Publication date: 1987-07-24
Inventor: TAKATO ATSUSHI
Applicant: MITSUBISHI ELECTRIC CORP
Classification:
 - international: **G06F15/78; G06F15/76;** (IPC1-7): G06F15/06;
 G06F15/16
 - european: **G06F15/78P1**
Application number: JP19860010499 19860120
Priority number(s): JP19860010499 19860120

Report a data error here

Abstract of JP62168260

PURPOSE: To attain the processing capacity larger than a multiple of the number of processors by providing plural processors on the same chip of a one-chip microcomputer to share various processes among those processors and especially using an exclusive processor for numerical arithmetic.

CONSTITUTION: (n) Pieces of processors 4-1-4-n, memories 3-1-3-n, input/output devices 5-1-5-n and information buses 2-1-2-n are provided on the same chip of a one-chip microcomputer together with a processor control line 6 that secures communication among those processors. When numerical arithmetic processing is performed with such a one-chip microcomputer, the priority '1' shows the highest rank together with a processor (n) defined as exclusive for numerical arithmetic. The processors 4-1-4-(n-1) perform addition and subtraction only. While in numerical arithmetic mode for multiplication/division, function arithmetic, etc., the numerical information is transferred to the processor 4-n through an information bus. The end of said arithmetic processing is informed to the corresponding processor through the line 6 together with the result of the arithmetic processing given through an information bus.



Data supplied from the esp@cenet database - Worldwide

⑫ 公開特許公報(A)

昭62-168260

⑤ Int.Cl.⁴G 06 F 15/16
15/06

識別記号

3 2 0

庁内整理番号

J-2116-5B
7343-5B

④ 公開 昭和62年(1987)7月24日

審査請求 未請求 発明の数 1 (全3頁)

⑭ 発明の名称 ワンチップマイクロコンピュータ

⑰ 特 願 昭61-10499

⑱ 出 願 昭61(1986)1月20日

⑲ 発 明 者 高 藤 淳 伊丹市瑞原4丁目1番地 三菱電機株式会社北伊丹製作所
内

⑳ 出 願 人 三菱電機株式会社 東京都千代田区丸の内2丁目2番3号

㉑ 代 理 人 弁理士 大岩 増雄 外2名

明 細 書

1. 発明の名称

ワンチップマイクロコンピュータ

2. 特許請求の範囲

(1) 外部と情報の入出力を行う入出力装置と、情報を記憶するための記憶装置と、情報を伝送するための情報母線と、前記情報母線を通じて得られる情報を処理するための処理装置を同一チップ上に備え、さらに前記処理装置を前記同一チップ上に2つ以上有することを特徴とするワンチップマイクロコンピュータ。

(2) 処理装置群が情報を処理する際に優先順位を持ち、各々の処理装置が相互に影響しない状態において、独立に情報を処理しうる特許請求の範囲第(1)項記載のワンチップマイクロコンピュータ。

3. 発明の詳細な説明

(産業上の利用分野)

この発明は民生用、産業用機器を制御するためのワンチップマイクロコンピュータに関するものである。

(従来の技術)

第2図に従来のワンチップマイクロコンピュータの構成を示す。(1)はチップであり、この中に記憶装置(3)、処理装置(4)、入出力装置(6)が形成され、処理装置は情報母線(2)を通して記憶装置と入出力装置に対して情報の送受を行う。記憶装置は第3図に示すように読出専用記憶装置(7)、以下ROMと称す)及び読出書込記憶装置(8)、以下RAMと称す)の2つから構成される。入出力装置は第4図に示すように情報を並列に入出力するパラレル入出力ポート(9)、以下PIOと称す。)、情報を直列に入出力するシリアル入出力ポート(10、以下SIOと称す。)、アナログ信号をデジタル信号に変換するためのアナログ・デジタル変換器(11、以下ADCと称す。)、デジタル信号をアナログ信号に変換するためのデジタル・アナログ変換器(12、以下DACと称す。)等から構成される。処理装置は、ROMに書き込まれているプログラムに従ってRAM内の情報や入出力装置からの情報を処理する。

〔発明が解決しようとする問題点〕

従来のワンチップマイクロコンピュータは1つの処理装置が全ての入出力装置の管理を行なわなければならない、処理内容が複雑な場合、処理装置がある1つの入出力装置の制御を行なっている間、他の入出力装置は遊休していなければならないこと、乗算・除算等の数値演算処理はソフトウェアで行なっているため、処理速度が遅いという問題点があつた。

この発明は上記のような問題点を解消するためになされたもので、個々の入出力装置が並行して作動出来るとともに数値演算処理を高速に行なえるワンチップマイクロコンピュータを得ることを目的とする。

〔問題点を解決するための手段〕

この発明によるワンチップマイクロコンピュータは、複数の処理装置を有し、1つの処理装置が1つのROMを有し入出力装置を分散して処理するとともに全ての処理装置が1つのRAMを有するようにし、少なくとも1つの処理装置が数値演

算の優先度を処理装置制御線を通して制御することにより情報の誤った伝達がおきないようにする。

次に数値演算の動作について述べる。処理装置の優先順位は1が最優先とし、 n を数値演算専用の処理装置とする。処理装置(4-1)～(4-($n-1$))は加算、減算のみの数値演算を行なうことができ乗算、除算、関数演算等の数値演算を行なう場合は処理装置(4- n)に情報母線を通じて数値情報を受け渡し、演算処理が終ると処理装置制御線を通じて相当する処理装置に知らせ、情報母線を通じて結果を渡す。

〔発明の効果〕

以上のように、この発明によれば同一チップ上に複数の処理装置を形成して処理を分散し、数値演算のみを専用の処理装置で行うため、処理能力は処理装置の個数倍以上になる。

4. 図面の簡単な説明

第1図はこの発明の一実施例を示すブロック図、第2図は従来のワンチップマイクロコンピュータのブロック図、第3図は記憶装置のブロック図

算のみを実行するようにしたものである。

〔作用〕

この発明においては処理装置が複数個あることにより、各処理装置が処理を分担して効率的に行うことができる。

〔実施例〕

第1図はこの発明のブロック図である。第2図と同一番号(添番号は除く)は同一のものを示す。

第1図において、チップ上には n 個の処理装置(4-1)～(4- n)、記憶装置(3-1)～(3- n)、入出力装置(5-1)～(5- n)、情報母線(2-1)～(2- n)、処理装置相互の連絡を行うための処理装置制御線(6)が形成されている。各処理装置は記憶装置内の各ROMの内容に従って、共有するRAMや入出力装置に対して情報の処理を行なう。RAMを共有することにより1つの処理装置が処理した情報を他の処理装置が用いることもできる。その際に複数の処理装置が同じ情報を得ようとする誤った情報が情報母線に乗る可能性があるので各処理装置に優先順位をつけ、

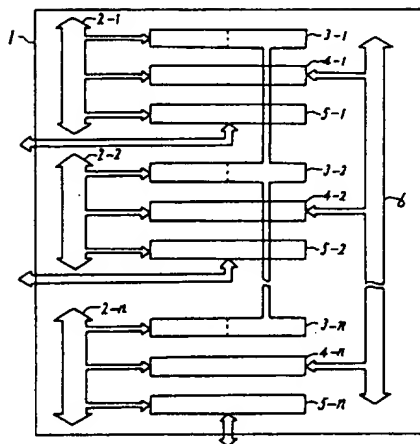
第4図は入出力装置のブロック図である。

図において、(1)はチップ、(2)、(2-1)は情報母線、(3)、(3-1)は記憶装置、(4)、(4-1)は処理装置、(5)、(5-1)は入出力装置、(6)は処理装置制御線、(7)はROM、(8)はRAM、(9)はPIO、(10)はSIO、(11)はADO、(12)はDAOを示す。

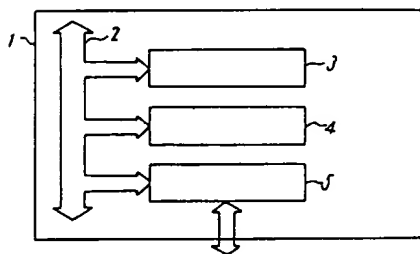
図中、同一符号は同一または相当部分を示す。

代理人 大 岩 増 雄

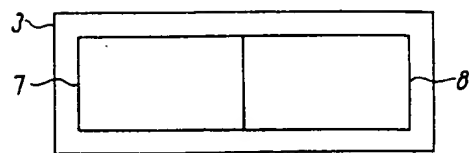
第 1 図



第 2 図



第 3 図



第 4 図

